

PAT-NO:

JP02001044044A

DOCUMENT-IDENTIFIER: JP 2001044044A

TITLE:

SURFACE-MOUNTING INDUCTOR

PUBN-DATE:

February 16, 2001

INVENTOR-INFORMATION:

NAME

COUNTRY

SHIBAZAKI, HIROSHI

N/A

ASSIGNEE-INFORMATION:

NAME

COUNTRY

CONCORDE DENSHI KOGYO:KK

N/A

APPL-NO: JP11241984

APPL-DATE: July 26, 1999

INT-CL (IPC): H01F027/06, H01F027/28 , H01F037/00 , H01F041/10 ,
H01B007/02

ABSTRACT:

PROBLEM TO BE SOLVED: To reduce the number of manufacturing steps and improve reliability by easily forming a closed magnetic loop type coil having a large current capacity, eliminating the complicated sealing work due to the resin injection, and simplifying a case molding process without the use of a lead terminal embedding case and also eliminating the process to connect a coil terminal to a lead terminal of the case using solder.

SOLUTION: A closed magnetic path **core** is formed by embedding a **coil** that is

formed by winding an insulator-covered flat angular wire around the recessed portions of a couple of magnetic cores, formed of a ferrite material with inclusion of an annular recessed portion at the center and a terminal guiding groove 6 at the side wall. Next, the insulator cover of coil terminal portion is removed and is soldered. Thereafter, a substrate mounting terminal 9 is formed, by continuously folding the wire at the bottom surface of the external circumference portion and two side surfaces.

COPYRIGHT: (C)2001,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-44044

(P2001-44044A)

(43)公開日 平成13年2月16日(2001.2.16)

(51)IntCl⁷

識別記号

F I

テームコード(参考)

H 0 1 F 27/06

H 0 1 F 15/02

F 5 E 0 4 3

27/28

27/28

A 5 E 0 6 2

37/00

37/00

A 5 E 0 7 0

C

F

審査請求 未請求 請求項の数6 書面 (全 6 頁) 最終頁に続く

(21)出願番号

特願平11-241934

(22)出願日

平成11年7月26日(1999.7.26)

(71)出願人 399045547

株式会社 コンコルド電子工業

長野県北佐久郡望月町協和7334番地

(72)発明者 柴崎 浩士

長野県北佐久郡望月町協和7334番地 株式

会社コンコルド電子工業内

Fターム(参考) 5E043 AAD1 AB02 EA01 EA04 EB05

5E062 FF01 FG11

5E070 AAD1 AB01 AB10 BA03 CA11

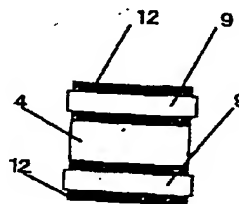
EA06

(54)【発明の名称】 表面実装型インダクタ。

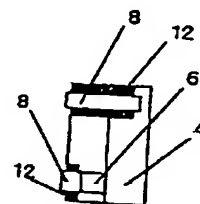
(57)【要約】

【課題】電流容量の大きい閉磁路型のコイルを容易に形成し、さらに樹脂注入による煩雑な封止作業をなくすることである。また、リード端子埋め込みケースを用いずにケース成形工程を簡素化し、さらにケースのリード端子に、コイル端子をはんだ接続する作業を無くして、工数低減と信頼性向上を図ることである。

【解決手段】フェライト材料よりなり中央部に円環状凹部と側壁に端子導出溝を有する2個の磁芯の凹部を対向させ、絶縁被覆平角線を捲回してなるコイルを埋設して閉磁路磁芯を形成する。つぎに、コイル端子部分の絶縁被覆を除去、はんだ上げして、前記磁芯の外周部の底面および2側面に、連続して折り曲げ敷設して基板実装端子を形成する。



底面図



側面図

【特許請求の範囲】

【請求項1】磁性材料を用い、中央部に円環状凹部と側壁に端子導出溝を有する磁芯の凹部に埋設され閉磁路型インダクタを構成する、導線を捲回してなるコイルの端子が、前記磁芯の外周部の側面および底面に形成された基板実装端子に接続してなることを特徴とする表面実装型インダクタ。

【請求項2】絶縁性磁性材料を用い、中央部に円環状凹部と側壁に端子導出溝を有する2個の磁芯の凹部を対向させてなる閉磁路型磁芯に埋設された、絶縁被覆平角線を捲回してなるコイルの端子を、前記端子導出溝より導出して絶縁被覆を除去し、前記磁芯の外周部の底面および2側面に折り曲げ、連続して敷設された基板実装端子を形成したことを特徴とする請求項1に記載の表面実装型インダクタ。

【請求項3】前記閉磁路型磁芯に導電性磁性材料を用い、前記端子導出溝より導出して絶縁被覆を除去したコイル端子を、前記端子導出溝より前記磁芯の外周部の底面および2側面に絶縁層を介して、折り曲げて連続して敷設し加熱接着されたことを特徴とする請求項2に記載の表面実装型インダクタ。

【請求項4】前記閉磁路型磁芯の外周部の底面および2側面に連続して設けられたガイド溝に前記コイル端子が敷設され、固定されたことを特徴とする請求項2および3に記載の表面実装型インダクタ。

【請求項5】前記絶縁層が絶縁樹脂ケースで形成され、前記コイル端子がケース外周部の底面および2側面に連続して設けられたガイド溝に敷設され、端子端が前記ケース側面に形成されたスリーブに挿入固定されたことを特徴とする請求項3に記載の表面実装型インダクタ。

【請求項6】前記磁芯あるいは、ケース外周部の底面および2側面に連続して敷設されたコイル端子において、少なくとも基板への実装部が幅広に形成されていることを特徴とする請求項2、3、4および5に記載の表面実装型インダクタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、インダクタ素子に関するものであり、特に閉磁路型インダクタおよび印刷配線基板などにはんだ付けする表面実装型インダクタに関するものである。

【0002】

【従来の技術】従来、電子機器で発生するノイズを低減するために、閉磁路型のコイルが広く使用されており、このようなコイルを基板に実装して使用するには、リードを挿入して樹脂成形したケースに収納し、コイル端子をリードに絡ませてはんだ付けし、エポキシなどの樹脂を注入して密閉固定していた。

【0003】また、閉磁路型のコイルはフェライトなどよりなる円環状コアに丸銅線を捲回して形成されてい

た。電流容量の小さな細い線を捲くことは容易であるが、電流容量の大きい太線を捲くことは、太線が硬いため作業性が悪くなるので、電流容量の大きいコイルを小型に造ることは困難であった。樹脂ケースの成形も、リード端子を埋め込むため金型が複雑になり、成形後にリード端子に付着した樹脂の除去作業が必要であった。

【0004】

【発明が解決しようとする課題】円環状コアに丸銅線を捲回することなく、電流容量の大きい閉磁路型のコイルを容易に形成し、さらに樹脂注入による煩雑な封止作業をなくすることである。また、リード端子埋め込みケースを用いずにケース成形工程を簡素化し、さらにケースのリード端子に、コイル端子をはんだ接続する作業を無くして、工数低減と信頼性向上を図ることである。

【0005】

【課題を解決するための手段】請求項1記載の本発明の表面実装型インダクタは、磁性材料を用い中央部に円環状凹部と側壁に端子導出溝を有する2個の磁芯の凹部を対向させてなる閉磁路型磁芯に埋設された、導線を捲回してなるコイルの端子が、前記磁芯の外周部の側面および底面に形成された基板実装端子に接続してなることを特徴とする。

【0006】また、請求項2記載の本発明の表面実装型インダクタは、Ni-Zn系フェライトなどの絶縁性材料よりなり中央部に円環状凹部と側壁に端子導出溝を有する2個の磁芯の凹部を対向させてなる閉磁路型磁芯に埋設された、絶縁被覆平角線を捲回してなるコイルにおいて、前記端子導出溝より導出したコイル端子部分の絶縁被覆が除去されており、前記磁芯の外周部の底面および2側面に折り曲げ、連続して敷設して基板実装端子を形成することを特徴とする。

【0007】Ni-Zn系フェライト材は、比抵抗が高いため略ぼ絶縁材と見なすことができ、磁芯の外周部の底面および2側面に、絶縁被覆を除去したコイル端子を折り曲げ、連続して敷設しても端子間で短絡することはない。コイル端子の硬度が硬い場合は、折り曲げた線材のバネ力で磁芯の2側面をカシメ挟持させて固定させることができるが、コイル端子が薄く、硬度が柔らかい場合は、少なくとも端子終端を接着剤で磁芯に接着固定させる。好ましくは前記磁芯の3面に亘り、磁芯に接着固定させる。

【0008】端子導出溝の空隙部は、エポキシ樹脂などの接着材を加熱硬化させるときに流れ出ないように、フィラー入りの樹脂を用い加熱硬化時に流れ難くしておく。コイルの巻き数が多く、コイルが厚くなる場合は、端子導出溝の空隙部に略ぼ同一寸法の、磁芯と同一材料の矩形片を嵌め込み接着し、密閉することが好ましい。ただし、端子導出溝の空隙部の一辺に平角線が敷設されているため磁束を遮るので、端子導出溝の空隙部に嵌め込む矩形片は必ずしも磁性体でなくてもよく、電気的特性へ

の影響も少ない。

【0009】コイル捲線に平角線を用い、端子をそのまま基板実装端子に形成するので、従来の磁芯あるいは、樹脂ケースに埋め込まれたリード端子へのはんだ付け作業が省略でき、また、磁芯あるいは、樹脂ケースにリード端子を埋め込む必要がないので、金型が簡略化でき成形後のバリ取りも簡略化できる。

【0010】請求項3記載の本発明の表面実装型インダクタは、閉磁路型磁芯にMn-Zn系フェライトなどの導電性材料を用い、前記端子導出溝より導出し絶縁被覆を除去されたコイル端子部が、前記磁芯の外周部の底面および2側面に折り曲げ、絶縁層を介して連続して敷設され、基板実装端子を形成されたことを特徴とする。絶縁層を介することにより、コイル端子間で短絡することがなく、絶縁抵抗が高くなるので損失を少なく、Q値を高くすることができる。

【0011】絶縁層はエポキシ樹脂などの、はんだ付けに耐える耐熱性のある接着材が好ましく、アブリレグ樹脂を用いると作業性がよくなる。さらに、エポキシ樹脂は、コイル端子を加熱接着させるときに樹脂が流れるので、端子が磁芯と接触し易いので、布や紙などの芯入りのアブリレグエポキシ樹脂シートが望ましい。

【0012】請求項4記載の本発明は、前記閉磁路型磁芯の外周部の底面および2側面に連続して設けられたガイド溝に前記コイル端子が敷設され固定されたことを特徴とする。ガイド溝に、コイル端子を嵌め込むことにより、位置精度がよく磁芯への接着強度も向上する。より接着強度を向上させるには、コイル端子の端末部のみ接着材を用いて固定してもよい。さらに、端子部全長に亘り接着材を用いて磁芯に固定することがより好ましい。

【0013】請求項5記載の本発明の表面実装型インダクタは、前記閉磁路型磁芯にMn-Zn系フェライトなどの導電性材料を用い、前記コイルを埋設した磁芯を、絶縁材よりなる枒状ケースに装着し、前記コイル端子がケース外周部の底面および2側面に連続して設けられたガイド溝に敷設され、端子終端が前記ケース側面に形成されたスリーブに挿入固定されたことを特徴とする。

【0014】ケースの材質は、はんだリフロー炉を通るため、250℃、10秒間に耐えるエポキシ樹脂などを用い、コイル端子のガイド溝の深さは、平角線端子部の厚み以下にし、基板へのはんだ付けが確実にできるよう、端子部がガイド溝に埋まらない深さにする。また、前記端子導出溝のある側面と対向する側面の上部に前記ガイド溝に連続して形成されたスリーブに、前記コイル端子の端末を挿入して固定する。これにより、接着材を用いて固定する煩雑な作業工程が省略できる。

【0015】請求項6記載の本発明の表面実装型インダクタは、前記磁芯あるいは、ケース外周部の底面および2側面に連続して敷設されたコイル端子において、少なくとも基板への実装部が幅広に形成されていることを特

徴とする。

【0016】基板への実装部に予定する前記コイル端子部の平角線を、プレスで圧延し幅広にして、基板への実装部を広げることにより、はんだ付けが確実に信頼性が向上する。所定形状の端子電極用の帯板を、基板への実装部に予定するコイル端子部にスポット溶接などで接合してもよい。

【0017】

【発明の実施の形態】

10 【実施例1】以下、本発明の実施例(1)について図面を参照して説明する。上記課題を解決するための本発明は、図2に示すように厚さ; 0.25mm、幅; 2.0mmの絶縁被覆された平角銅線を、内径; 5.5mmΦに7.5ターン巻いた空芯コイル(1)を形成し、捲き始めおよび捲き終わりの端子を30mmの長さで切断し、基板実装端子予定部の絶縁皮膜覆膜を除去し、はんだ上げ部(2)を形成しておく。

20 【0018】つぎに、図3に示す、Ni-Znフェライト材料よりなる厚さ; 2.35mm、外形; 12mm角で、中央に10mmΦ、深さ; 1.0mmの円環状凹部(5)と、側壁に通ずる端子導出溝(6)を有する2個の磁芯(4)を用意しておき、一方の磁芯の凹部面側にエポキシ樹脂を塗布し、コイルを凹部に嵌め込んでから、他の磁芯を凹部面どうしが接合するように被せて、圧着し加熱硬化させる。つぎに、図5に示すように、磁芯材に用いた粉末をフィラーとして混合し、加熱状態での流れを悪くしたエポキシ樹脂を、端子導出溝(6)の空隙部に塗り込み加熱硬化させてコイル端子を固定する。なお、上記のエポキシ塗布は同時に行い、加圧加熱を一度で済ませることもできる。

30 【0019】次に、端子導出溝より露出したコイル端子を、磁芯の底面および他側面に折り曲げて連続して敷設し、コイル端子の端末にエポキシ樹脂を塗布し加熱硬化させて基板実装端子(9)を磁心に固定させ、図5に示す表面実装型インダクタを完成させる。

【0020】

40 【実施例2】本発明の実施例(2)は実施例(1)と同様に、Mn-Znフェライト材料を用いた閉磁路磁芯に平角線コイルを埋設し、端子導出溝より露出したコイル端子を、磁芯のコイル端子導出側面から底面および他側面に図1に示すように、絶縁層としてガラス布(12)を敷いて、その上にコイル端子(9)を連続して折り曲げて磁芯の底面および2側面に敷設し、コイル端子の端末をエポキシ樹脂で磁心に固定させ、表面実装型インダクタを完成させる。

【0021】

50 【実施例3】本発明の実施例(3)は実施例(1)と同様に、図4に示すNi-Znフェライト材料を用いた閉磁路磁芯の側面の端子導出溝(6)より底面および他側面に連続する溝(7)を設けておき、露出したコイル端

子を該溝に嵌め込んで固定し、表面実装型インダクタを完成させる。なお、磁心側面に設けた溝は、底面側を浅く、端子端末側を深くして傾斜がついてあるので(図示せず)、コイル端子が磁心にカシメられて磁心に固定されている。

【0022】

【実施例4】本発明の実施例(4)は実施例(1)と同様に、 $Mn-Zn$ 系フェライト材料を、端子導出溝より底面および他側面に、図1に示す絶縁層として、布芯入りアブリエグエポキシ樹脂シートを敷いて、その上にコイル端子を連続して折り曲げて磁心の底面および2側面に敷設し、アブリエグエポキシ樹脂シートを加熱硬化させて基板実装端子を磁心に固定させ、表面実装型インダクタを完成させる。

【0023】

【実施例5】本発明の実施例(5)は、図6に示す樹脂材質；ザイダーG-430の外径； $12.8 \times 13, 0$ mm、高さ；4, 5 mm、肉厚；0, 4 mmの矩形樹脂ケース(10)にコイル端子敷設溝(7)、および端子端末固定用のスリーブ(11)を設けておき、実施例(1)と同様に形成した閉磁路コイルを前記ケース内部に装着し、コイル端子を、ケースのコイル端子敷設溝(7)に敷設し、コイル端子端末をケース側面のスリーブ(11)に挿入して、図8に示す表面実装型インダクタを完成させる。

【0024】

【実施例6】本発明の実施例(6)は、図2に示すように厚さ；0, 25 mm、幅；2, 0 mmの絶縁被覆された平角銅線を、内径；5, 5 mmφに7, 5ターン巻いた空芯コイルを形成し、巻き始めおよび巻き終わりの端子を30 mmの長さで切断し、基板実装端子部部の絶縁皮膜覆膜を除去しはんだ上げしておく。つぎに、はんだ上げたコイル端子(2)の、基板への実装予定部を、プレスで圧延して幅；2, 5 mmの幅広にして、図7に示すように、閉磁路磁心の側面の端子導出溝より底面および他側面に連続して折り曲げて磁心に固定し、表面実装型インダクタを完成させる。基板への実装部を広げることにより、はんだ付けが確実になり信頼性が向上する。

【0025】

【実施例7】本発明の実施例(7)は実施例(1)と同様に、図9に示す $Ni-Zn$ フェライト材料を用いた、中央に円環状凹部を有する閉磁路磁心の端子導出溝より側面および底面に連続して、銀ペーストを塗布し焼成しておき、その上にNiメッキおよび、はんだメッキを施して前記した磁心溝部にコイル端子接続用電極(15)および、磁心側面と底面に基板実装端子電極(14)を形成しておく。

【0026】つぎに、図10に示すコイル端子がはんだ処理された、2層巻きした空芯コイルを、図9に示す前

記磁心中央部の円環状凹部に収納し、前記はんだ処理された端子(2)を端子導出溝(6)に嵌め込みはんだ付けしてから、前記磁心と同一の材料で形成された板状磁心(図示せず)を接着し、実施例(1)と同様に端子導出溝を封止して表面実装型インダクタを完成させる。このとき、端子のはんだ付けのはんだの量が多すぎると、磁心間にギャップが生じて接合できなくなるので、はんだが盛り上がらない量にすることが必要である。

【0027】また、前記はんだ処理された端子(2)を端子導出溝(6)に嵌め込んでから、前記磁心と同一の材料で形成された板状磁心(図示せず)を接着したのち、磁心側面より端子導出溝にはんだを注入して、コイル端子を磁心にはんだ付けすることもできる。さらに、板状磁心を用いずに、円環状凹部の深さが空芯コイル厚みの約半分の磁心を2個用いて、円環状凹部を対向させて接合し、コイルを埋設することもできる。

【0028】

【発明の効果】以上説明したように本発明の方法によれば、環状コアに丸銅線を捲回することなく、電流量の大きい閉磁路型のコイルを容易に形成し、さらに樹脂注入による煩雑な封止作業をなくすることができる。また、リード端子埋め込みケースを用いずに、ケースの成形工程を簡素化し、さらにケースのリード端子に、コイル端子をはんだ接続する作業を無くして、工数低減と信頼性向上を図ることができる。

【図面の簡単な説明】

【図1】磁心に絶縁層を介してコイル端子を固定した表面実装型インダクタ。

【図2】平角線を巻回してなる空芯コイル。

【図3】中央に円環状凹部と側面に端子導出溝を有する閉磁路磁心の片方。

【図4】端子敷設溝を有する閉磁路磁心の片方。

【図5】磁心にコイル端子を固定した表面実装型インダクタ。

【図6】端子敷設溝を有する樹脂ケース。

【図7】基板実装端子部を幅広にした表面実装型インダクタ。

【図8】絶縁樹脂ケースに収納してなる表面実装型インダクタ。

【図9】コイル端子接続用電極および基板実装端子電極を形成した磁心。

【図10】2層巻きした空芯コイル。

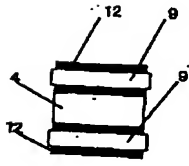
【符号の説明】

- 1 平角線
- 2 端子はんだ上げ部
- 3 空芯コイル
- 4 フェライト磁心
- 5 円環状凹部
- 6 端子導出溝
- 7 端子敷設ガイド溝

- 7
8 磁芯側面のコイル端子部
9 基板実装端子部
10 樹脂ケース
11 端子端末固定用スリーブ

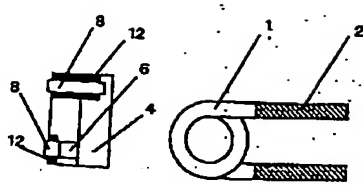
- 12 絶縁層
13 幅広の基板実装端子
14 基盤実装端子電極
15 コイル端子接続用電極

【図1】



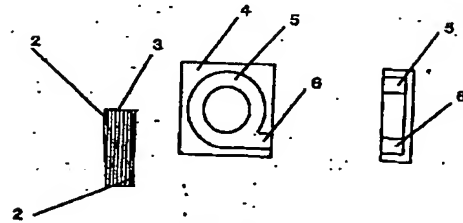
底面図

【図2】



平面図

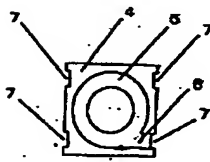
【図3】



平面図

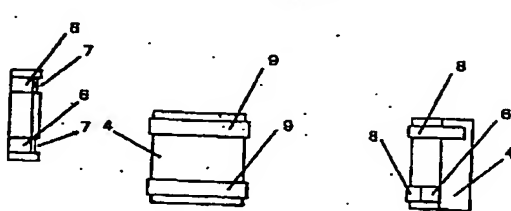
側面図

【図4】



平面図

【図5】

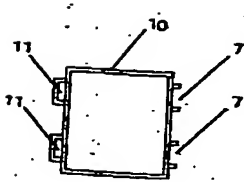


側面図

底面図

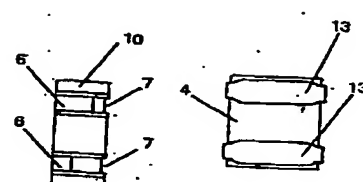
側面図

【図6】



平面図

【図7】



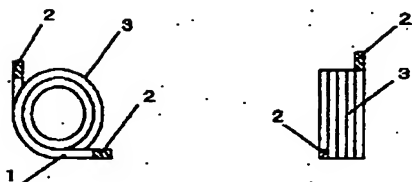
側面図

底面図



側面図

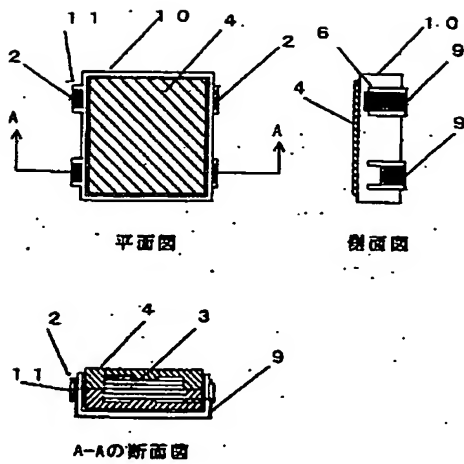
【図10】



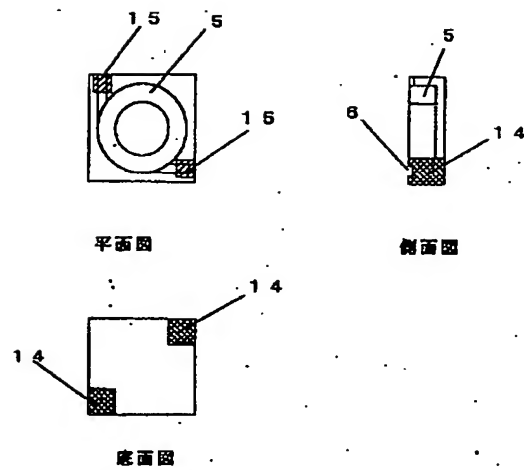
平面図

側面図

【図8】



【図9】



フロントページの続き

(51)Int. Cl.⁷

H01F 41/10

// H01B 7/02

識別記号

FI

H01F 41/10

H01B 7/02

テームド(参考)

C

C